

2/5/1

DIALOG(R) File 347:JAPIO

(c) 1999 JPO & JAPIO. All rts. reserv.

00556626    \*\*Image available\*\*  
SOLIDSTATE PICK UP UNIT

PUB. NO.:        55 -044226 [JP 55044226 A]

PUBLISHED:      March 28, 1980 (19800328)

INVENTOR(s):    IZUMIDA MORIJI  
                 UMEMOTO MASUO  
                 SATO KAZUHIRO  
                 AKIYAMA TOSHIYUKI  
                 TAKAHASHI KENJI  
                 NAGAHARA SHUSAKU

APPLICANT(s):   HITACHI LTD [000510] (A Japanese Company or Corporation), JP  
                 (Japan)

APPL. NO.:       53-116501 [JP 78116501]

FILED:           September 25, 1978 (19780925)

INTL CLASS:      [3] H04N-005/30

JAPIO CLASS:     44.6 (COMMUNICATION -- Television); 42.2 (ELECTRONICS --  
                 Solid State Components)

JAPIO KEYWORD: R097 (ELECTRONIC MATERIALS -- Metal Oxide Semiconductors,  
                 MOS)

JOURNAL:          Section: E, Section No. 13, Vol. 04, No. 75, Pg. 126, May 31,  
                 1980 (19800531)

#### ABSTRACT

PURPOSE: To reject the fixed pattern noise, by holding the noise signal with equal amount of the spike noise included in photo signal, and photo signal itself with the sampling hold means respectively, and by addition and subtraction of the signal held on the both means.

CONSTITUTION: The output signal of the pick up element 11 is inputted to the two sets of sample hold circuits 13 and 14 via the preamplifier 12 and sample-held(S/H) at sampling pulse. The output signal of the circuit 13 is delayed at the delay circuit 15 for the ON time of the horizontal switch 5 in the signal readout circuit and the drive circuit of the solidstate pick up element, added to the output of the circuit 14 at the addition circuit 16, and the added output is outputted to the signal processing circuit 17. Since the spike noise is symmetrical to the average level, almost no spike noise is included in the added output to remarkably reduce the fixed pattern noise. The sample pulse of the S/H circuits 13 and 14 can easily be formed with the monostable multivibrators 18, 19, and 20 by taking the horizontal clock pulse as reference.

?

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭55—44226

⑬ Int. Cl.<sup>3</sup>  
H 04 N 5/30

識別記号

庁内整理番号  
6940—5C

⑭ 公開 昭和55年(1980)3月28日  
発明の数 1  
審査請求 有

(全 6 頁)

⑮ 固体撮像装置

⑯ 特 願 昭53—116501

⑰ 出 願 昭53(1978)9月25日

⑱ 発 明 者 泉田守司

国分寺市東恋ヶ窪1丁目280番  
地株式会社日立製作所中央研究  
所内

⑲ 発 明 者 梅本益雄

国分寺市東恋ヶ窪1丁目280番  
地株式会社日立製作所中央研究  
所内

⑳ 発 明 者 佐藤和弘

国分寺市東恋ヶ窪1丁目280番  
地株式会社日立製作所中央研究  
所内

㉑ 発 明 者 秋山俊之

国分寺市東恋ヶ窪1丁目280番  
地株式会社日立製作所中央研究  
所内

㉒ 出 願 人 株式会社日立製作所

東京都千代田区丸の内1丁目5  
番1号

㉓ 代 理 人 弁理士 薄田利幸

最終頁に続く

明 細 書

発明の名称 固体撮像装置

特許請求の範囲

1. 2次元状に配列された受光素子群と、該受光素子の各々に接続された垂直スイッチング素子群と、同一行に存在する該垂直スイッチング素子の制御端を共通に接続した接続線と、同一列に存在する上記垂直スイッチング素子の出力端を共通に接続した垂直読み出し線と、該垂直読み出し線の他端にその入力端が接続された水平スイッチング素子群と、上記制御端共通接続線に垂直スイッチング素子開閉パルスを加する垂直走査回路と、上記水平スイッチング素子開閉パルスを加する水平走査回路と、上記水平スイッチング素子の出力端を共通に接続した水平読み出し線とを有する固体撮像装置において、上記水平読み出し線に接続された第1、第2の標本化保持手段と、上記第1、第2の標本化保持手段の内容を加減算する手段とを有し、上記第1の標本化保持手段は、光信号の発生する時

間にサンプルホールドし、上記第2の標本化保持手段は上記第1の標本化保持手段が保持した光信号中に含まれているスパイクノイズとほぼ等量の信号が発生する時間にサンプルホールドすることを特徴とする固体撮像装置。

2. 上記第1の標本化保持手段の出力と上記第2の標本化保持手段の出力との間の時間を調整する遅延手段を有する特許請求の範囲第1項記載の固体撮像装置。

3. 上記第2の標本化保持手段は、上記第1の標本化保持手段のサンプルホールド時間から、上記水平スイッチング素子の導通期間だけ遅延した時間にサンプルホールドすることを特徴とする特許請求の範囲第2項記載の固体撮像装置。

4. 上記水平スイッチング素子がMOSFETで構成されている特許請求の範囲第1項、第2項又は第3項記載の固体撮像装置。

発明の詳細な説明

本発明は、固体撮像板を用いたテレビジョンカメラ、特に固体撮像素子固有の固定パターンノイ

ズを軽減するための信号読み出し回路に関する。

第1図は、従来のMOS電界効果トランジスタ（以下MOSFETとする）を使用した固体撮像素子の駆動回路と信号読み出し回路の構成図であり、1個のホトダイオードからなる受光素子について述べる。光が入射しないときは、ホトダイオード1の寄生容量2の電圧は基準電圧8とほぼ等しくなっている。光が照射されるとホトダイオード1に光電流が流れ容量2の電荷が放電される。信号の読み出しは、垂直走査回路であるシフトレジスタ（垂直8Rとする）の信号により垂直スイッチング素子3をONとし、さらに水平走査回路であるシフトレジスタ（水平8Rとする）の信号により水平スイッチング素子5をONとした際に基準電源8から流入する電流を負荷抵抗7により検出することによりおこなわれる。4, 8は素子の構造によつてできる寄生容量であり、これらの容量と、水平スイッチング素子5のON抵抗及び負荷抵抗Rによつて決まる時間定数で信号が読み出される。第2図に水平8Rの出力信号（B）と、

(3)

すなわち、本発明は固定パターンノイズの大きな要因であるスパイクノイズが一つの水平スイッチング素子の開閉パルスの立ち上りと立ち下がりにおいてほぼ同一でかつ逆相あることに着目し、固定パターンノイズの除去をはかる。

以下、本発明の実施例を詳述する。

第3図に本発明の信号処理回路の一実施例のブロック図、第4図にその信号波形図を示す。なお、光信号成分を点線で示した。撮像素子11の出力信号（第4図A）はブリアンプ12を介して2個のサンプルホールド回路13, 14（以下S/H回路とする）に入力され、それぞれ第4図（C）及び（D）のサンプルパルスによりサンプルホールドされ、それぞれ第4図（E）及び（F）の信号となる。（E）の信号は、水平スイッチ5のON時間T<sub>1</sub>だけ遅延回路15により遅延され（E'）となり、加算回路16で（F）と加算され最終出力（G）となり、信号処理回路17に力される。スパイクノイズは平均レベルに対してほぼ対称な波形であるので、信号Gはスパイクノイズ

(5)

特開昭55-44226 (2)

信号出力（A）を示す。信号出力（A）には、斜線で示した信号以外に、水平スイッチング素子5のゲート・ソース間、ゲート・ドレイン間の容量等により図に示すような微分波形（スパイクノイズ）が重畳された信号となる。この重畳されたスパイクノイズの波形が、撮像素子の場所によつて異なるために、固定した縦じまのノイズ（以下固定パターンノイズとよぶ。）となり画質を劣化させるという問題がある。

本発明の目的は、上記した固定パターンノイズを除去し、画質の劣化の少ない固体撮像素子を提供することを目的とする。

この目的を達成するため、本発明においては二つの標準化保持手段を用意し、第1の標準化保持手段で、光信号をサンプルホールドし、第2の標準化保持手段で、第1の標準化保持手段が保持した光信号中に含まれるスパイクノイズと等量のノイズ信号をサンプルホールドし、第1の標準化保持手段の信号と第2の標準化保持手段の信号とを加減算する。

(4)

のほとんどない信号となり、固定パターンノイズが大幅に軽減される。S/H回路13, 14のサンプルパルスは水平クロックパルスを基準として単安定マルチプライヤー18, 19, 20によつて容易に形成できる。

本発明の別の実施例を第5図、第6図に示す。この方式は、第6図（A）の撮像素子の出力信号P及びスパイクノイズの大きさがpとほぼ等しくなるq点をサンプルホールドし、q点でS/Hした信号をp点まで遅延して差をとれば、スパイクノイズのない信号となる。第5図に、信号処理回路のブロック図、第6図に信号処理波形図を示す。撮像素子11の出力第6図（A）をS/H回路13, 14に入力し、第6図（C）及び（D'）のパルスでサンプルホールドする。パルス（D'）でサンプルホールドされたS/H回路13の出力がS/H回路22に入力され再びパルス（C）でサンプルホールドすることによりパルス（D'）とパルス（C）の時間差だけ信号が遅延されるので、（C）でサンプルホールドした信号から引き算を

(6)

すれば (G') のようなスパイクノイズのない信号となり、固定パターンを大幅に軽減することができる。

第7図は本発明をカラー固体撮像素子に適用した第3の実施例を示す図である。同図において、30は単板式カラー固体撮像素子であり、その2つの出力端にG信号と、R信号及びB信号が交互になつた信号とが得られる構造となつてゐる。このような構造は例えば、特願昭52-82965号出願明細書に記載されている。いま、この撮像素子の水平走査回路の2相クロックパルスが各々3.058MHzであり、水平走査パルスが7.16MHzとする。増幅器31、32を通過したG信号、R・B信号はそれぞれ低域通過フィルタ(LPF)33、34に入力される。LPF33、34は7.5MHz以下の信号成分を通過する。これによつて、7.16MHzの高調波成分をカットし、S/Nの向上をはかる。35、36、37、38、39、40はそれぞれ3/H回路であり、所望の信号をそれぞれのタイミングでサンプリングする。41、

42、43はそれぞれ遅延回路、44、45、46は加算回路であり、それぞれ固定パターンノイズのないR信号、B信号、G信号を出力する。47は制御パルス発生回路である。第8図に第7図の実施例の各部の波形を示す。同図(a)、(b)は撮像素子30の水平走査回路の2相クロックパルスを示し、同図(c)は水平走査パルス、すなわち水平スイッチング素子5の開閉パルス、同(d)は撮像素子30の出力波形であり、斜線部が光信号部分、同(e)はLPF33、34の出力波形であり、斜線部が光信号部分、同図(f)中、f1はS/H回路36、40のサンプリングパルス、f2はS/H回路38、40のサンプリングパルス、同図(g)中、g1はS/H回路35、39のサンプリングパルス、g2はS/H回路37、39のサンプリングパルスである。同図(d)と同図(e)とを比較するとわかるように、LPFによつて光信号部分が遅延するため、サンプリングパルスの位相関係は第4図の場合と異なつてゐる。

(7)

(8)

また、上記の実施例では、第1標本化のタイミングは、信号が増大となる位置であり、この位置と同じ大きさ(同相又は逆相)のスパイクノイズがでる位置で第2の標本化をする場合を述べたが、第2の標本化の位置が多少ずれていても加減算の場合で固定パターンノイズが最少となるよう調節してもよい。

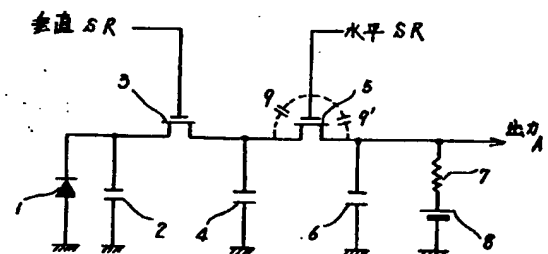
以上、詳述してきた本発明を用いることによつて、固定パターンノイズを従来の半分以下に減らすことが可能となり、固定撮像装置の実用化をはかることができる。

#### 図面の簡単な説明

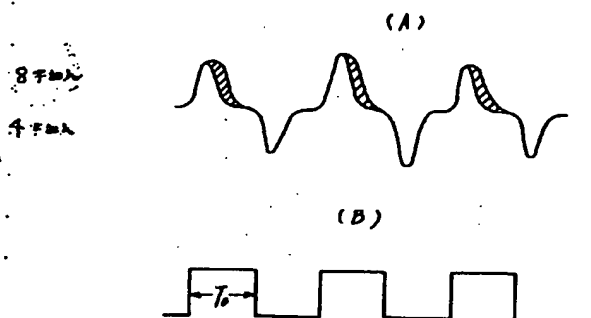
第1図は固体撮像素子の概念図、第2図は固定パターンノイズを説明するための図、第3図、第4図、第5図は本発明の一実施例図、第6図、第7図、第8図は第3図、第5図の実施例を説明するための図である。

代理人 弁理士 薄田利幸

第 1 図

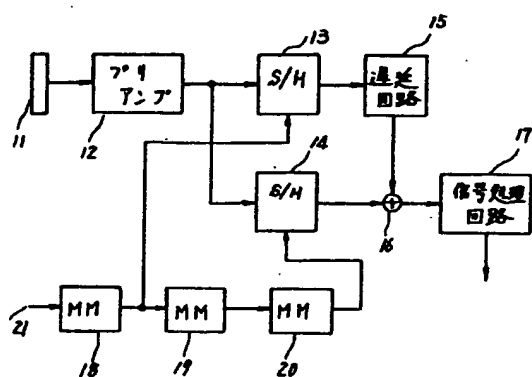


第 2 図

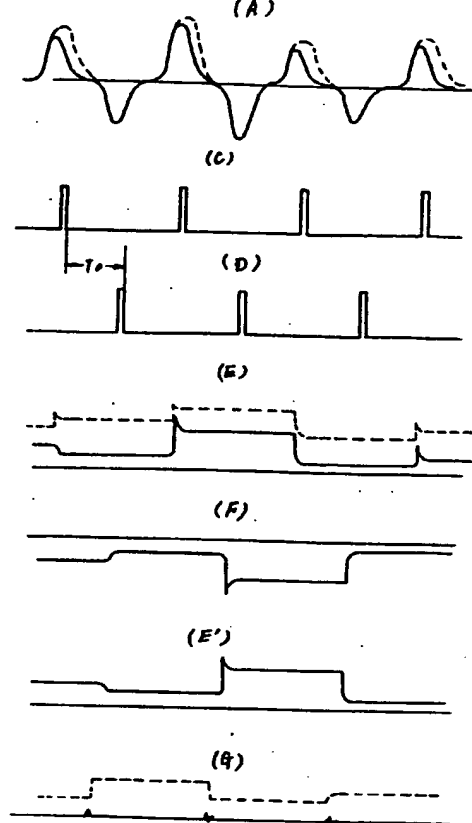


(9)

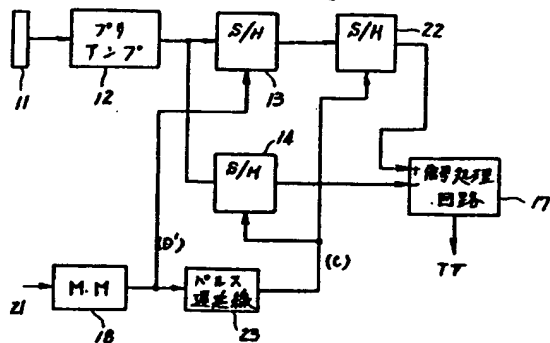
第 3 図



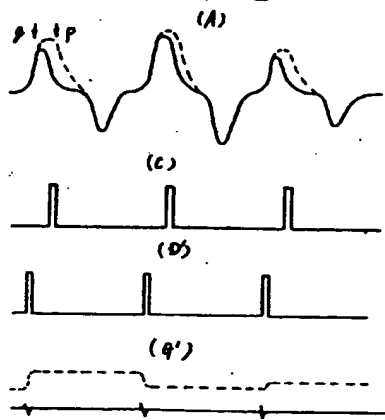
第 4 図



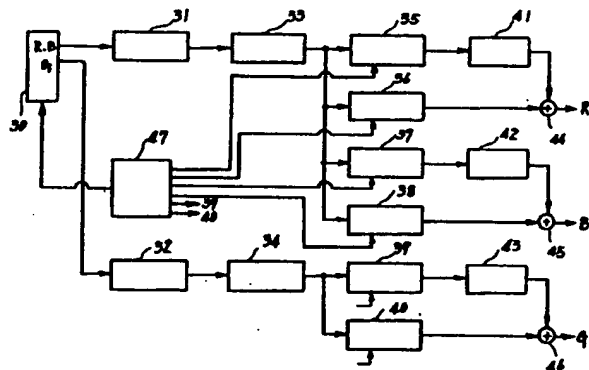
第 5 図



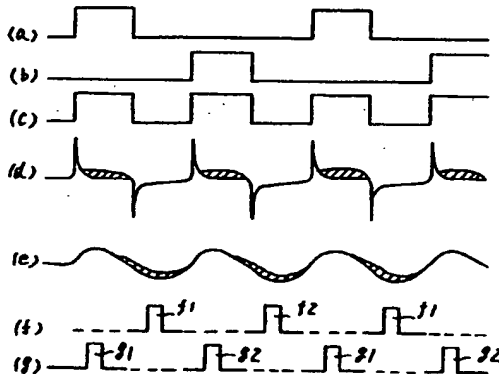
第 6 図



第 7 図



第 8 図



第1頁の続き

⑦発明者 高橋健二  
国分寺市東恋ヶ窪1丁目280番  
地株式会社日立製作所中央研究  
所内

⑧発明者 長原脩策  
国分寺市東恋ヶ窪1丁目280番  
地株式会社日立製作所中央研究  
所内

手続補正書(方式)

昭和54年2月21日

特許庁長官殿

事件の表示

昭和53年特許願第116501号

発明の名称 固体映像装置

補正をする者

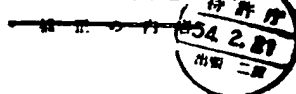
特許出願人  
株式会社日立製作所

代理人

東京千代田区丸の内一丁目5番1号  
株式会社日立製作所内 電話 東京 270-2111 (大丸ビル)  
〒100 丸の内 丸の内線 丸の内駅 丸の内線 丸の内駅

補正命令の日付 昭和54年1月30日

補正の対象  
明細書の「発明の詳細な説明」の欄および図面



補正の内容

1. 本願明細書・第5頁の第12行目から第17行目までを下記のとおり補正する。

記

「図路とする に入力され、それぞれ第4図(D)及び(C)のサンプルパルスによりサンプルホールドされ、それぞれ第4図(D)及び(D)の信号となる。(D)の信号は、水平スイッチ5のON時間  $T_0$  だけ遅延回路15により遅延され(D)となり、加算回路16で(D)と加算され」

2. 同上書・第6頁の第14行目から、第7頁の第1行目までを下記のとおり補正する。

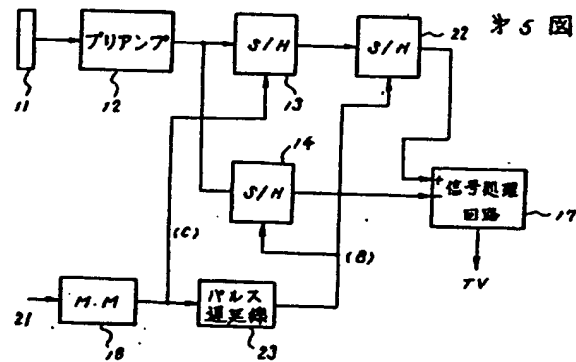
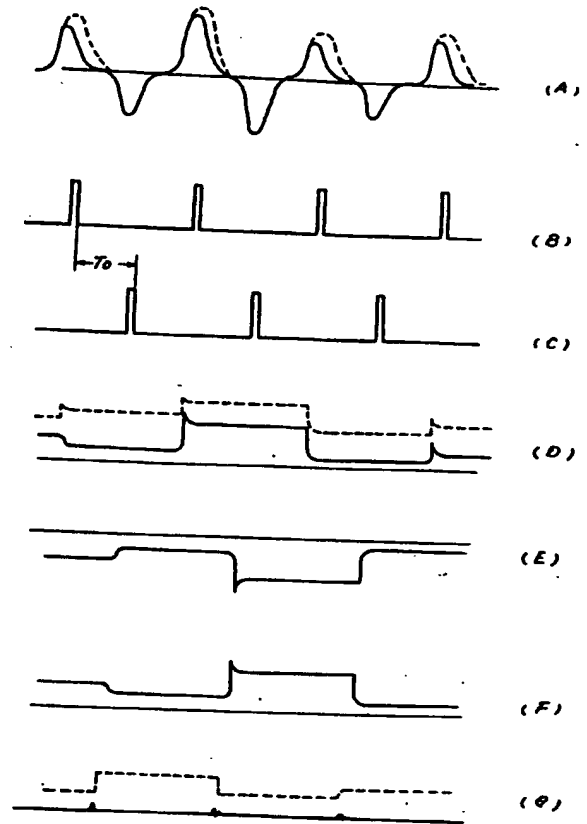
記

「13, 14に入力し、第6図(D)及び(C)のパルスでサンプルホールドする。パルス(C)でサンプルホールドされたS/H回路13の出力がS/H回路22に入力され再びパルス(D)でサンプルホールドするとによりパルス(C)とパルス(D)の時間差だけ信号が遅延されるので、(D)でサンプルホールドした信号から引き算をすれば(D)のようなスパイクノ

イズのさい信号」

3. 同上書・添付図面・第4図、第5図、及び第6図を別紙のとおり補正する。

オ 4 図



オ 6 図

